

(19)日本国特許庁(JP)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平5-241183

(43)公開日 平成5年(1993)9月21日

(51)Int.Cl. ⁵	識別記号	庁内整理番号	F I	技術表示箇所
G 0 2 F	1/1345	9018-2K		
	1/1339	5 0 0	7348-2K	

審査請求 未請求 請求項の数1(全 5 頁)

(21)出願番号 特願平4-72981

(22)出願日 平成4年(1992)2月26日

(71)出願人 000001007

キャノン株式会社

東京都大田区下丸子3丁目30番2号

(72)発明者 古島 輝彦

東京都大田区下丸子3丁目30番2号 キャ
ノン株式会社内

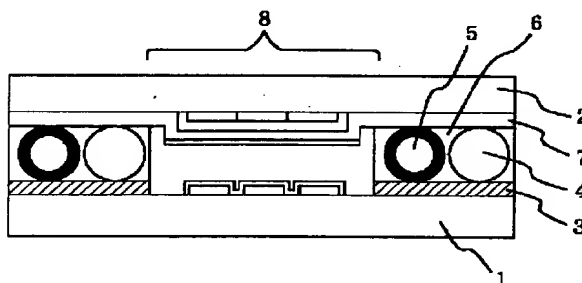
(74)代理人 弁理士 豊田 善雄 (外1名)

(54)【発明の名称】 液晶表示体

(57)【要約】

【目的】 白ヌケ、表示ムラ等の発生しない表示品位の
高い液晶表示体を提供する。

【構成】 液晶層を挟み内面に電極を有して対向する上
下基板のシール部を導電部とし、少なくとも一方の基板
のシール該当部にシール長の2/3以上の金属製導通用
パットを設け、かつ該シール部のみに導電性スペーサー
と非導電性スペーサーが存在することを特徴とする液晶
表示体。



【特許請求の範囲】

【請求項1】液晶層を挟み内面に電極を有して対向する基板、一方の基板上の電極を他方の基板上の電極に接続するための導電部を有する液晶表示体において、シール部を導電部とし、少なくとも一方の基板のシール該当部にシール長の2/3以上の金属製導通用パットを設け、かつ該シール部のみに導電性スペーサーと非導電性スペーサーが存在することを特徴とする液晶表示体。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は液晶表示体、特に液晶層を挟み内面に電極を有して対向する基板、一方の基板上の電極を他方の基板上の電極に接続するための導電部を有する液晶表示体に関する。

【0002】

【従来の技術】一般に液晶表示体は、内面に電極を有して対向する2枚の基板間に液晶層を設けてなるが、電極を外部回路に接続する際、2枚の基板それぞれから電極を引き出すよりも、液晶体の内部に導電部を設けて一方の基板を他方の電極へ接続し、一方の基板のみから外部回路へ接続する方が容易である。

【0003】かかる手段として特開昭59-28186号公報には、セルギャップ保持用のスペーサーと同等の径を有する導電性スペーサーをシール剤に混合して上下基板の導通を図り、セルギャップの決定は導電部以外、即ち表示部に分散させた非導電性スペーサーにより行うことが開示されている。

【0004】しかし、近年の高品位画像の要請より画素密度が高くなる、つまり画素面積が狭くなるに従い、上記従来の方法では表示部に分散したスペーサーが液晶の配向を乱し、白ヌケが発生し、表示品位を低下させるという問題があった。更に、シール剤に導電性スペーサーを混合しても、外部回路接続用の電極パットが二か所程度しかないため、透明電極の抵抗が高い場合には電極パットと各画素間の距離の違いにより抵抗が異なり、表示ムラが発生するという問題もあった。

【0005】

【発明が解決しようとする課題】本発明は上記従来の問題を解決し、白ヌケ、表示ムラ等の発生しない表示品位の高い液晶表示体を提供することを目的とする。

【0006】

【課題を解決するための手段】即ち、本発明は液晶層を挟み内面に電極を有して対向する基板、一方の基板上の電極を他方の基板上の電極に接続するための導電部を有する液晶表示体において、シール部を導電部とし、少なくとも一方の基板のシール該当部にシール長の2/3以上の金属製導通用パットを設け、かつ該シール部のみに導電性スペーサーと非導電性スペーサーが存在することを特徴とする液晶表示体である。

【0007】本発明の液晶表示体は、通常使用する基板

に加えて以下に示す方法により製造される単結晶Si層を有する半導体基板を用いることができる。そして、液晶素子、液晶駆動回路及びその他の周辺駆動回路を同時に同一基板上に作成することができる。以下、その方法につき説明する。(以下、「多孔質Si使用半導体基板の作製方法」という。)

半導体基板の単結晶Si層は単結晶Si基体を多孔質化した多孔質Si基体を用いて形成したものである。

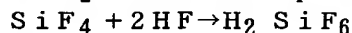
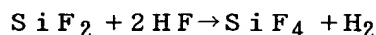
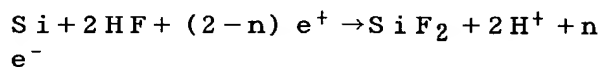
【0008】この多孔質Si基体には、透過型電子顕微鏡による観察によれば、平均約600Å程度の径の孔が形成されており、その密度は単結晶Siに比べると、半分以下になるにもかかわらず、その単結晶性は維持されており、多孔質層の上部へ単結晶Si層をエピタキシャル成長させることも可能である。ただし、1000℃以上では、内部の孔の再配列が起こり、増速エッチングの特性が損なわれる。このため、Si層のエピタキシャル成長には、分子線エピタキシャル成長法、プラズマCVD法、熱CVD法、光CVD法、バイアス・スパッタ法、液晶成長法等の低温成長が好適とされる。

【0009】ここでP型Siを多孔質化した後に単結晶層をエピタキシャル成長させる方法について説明する。

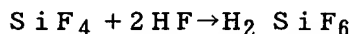
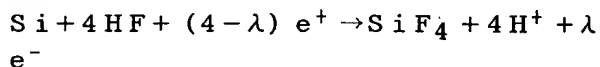
【0010】先ず、Si単結晶基体を用意し、それをHF溶液を用いた陽極化成法によって、多孔質化する。単結晶Siの密度は2.33g/cm³であるが、多孔質Si基体の密度はHF溶液濃度を20~50重量%に変化させることで、0.6~1.1g/cm³に変化させることができる。この多孔質層は下記の理由により、P型Si基体に形成され易い。

【0011】多孔質Siは半導体の電解研磨の研究過程において発見されたものであり、陽極化成におけるSiの溶解反応において、HF溶液中のSiの陽極反応には正孔が必要であり、その反応は、次のように示される。

【0012】



又は、



ここで、e⁺及び、e⁻はそれぞれ、正孔と電子を表している。また、n及びλはそれぞれSi1原子が溶解するために必要な正孔の数であり、n>2又は、λ>4なる条件が満たされた場合に多孔質Siが形成されるとしている。

【0013】以上のことから、正孔の存在するP型Siは、多孔質化され易いと言える。

【0014】一方、高濃度N型Siも多孔質化されることが報告されているおり、従って、P型、N型の別に

こたわずに多孔質化を行うことができる。

【0015】また、多孔質層はその内部に大量の空隙が形成されているために、密度が半分以上に減少する。その結果、体積に比べて表面積が飛躍的に増大するため、その化学エッチング速度は、通常の単結晶層のエッチング速度に比べて著しく増速される。

【0016】単結晶Siを陽極化成によって多孔質化する条件を以下に示す。尚、陽極化成によって形成する多孔質Siの出発材料は、単結晶Siに限定されるものではなく、他の結晶構造のSiでも可能である。

【0017】印加電圧： 2.6 (V)

電流密度： 30 (mA・cm⁻²)

陽極化成溶液： HF : H₂O : C₂H₅OH = 1 : 1 : 1

時間： 2.4 (時間)

多孔質Siの厚み： 300 (μm)

Porosity： 56 (%)

このようにして形成した多孔質化Si基体の上にSiをエピタキシャル成長させて単結晶Si薄膜を形成する。単結晶Si薄膜の厚さは好ましくは50 μm以下、さら

に好ましくは20 μm以下である。

【0018】次に上記単結晶Si薄膜表面を酸化した後、最終的に基板を構成することになる基体を用意し、単結晶Si表面の酸化膜と上記基体を貼り合わせる。或いは新たに用意した単結晶Si基体の表面を酸化した後、上記多孔質Si基体上の単結晶Si層と貼り合わせる。この酸化膜を基体と単結晶Si層の間に設ける理由は、例えば基体としてガラスを用いた場合、Si活性層の下地界面により発生する界面準位は上記ガラス界面に比べて、酸化膜界面の方が準位を低くできるため、電子デバイスの特性を、著しく向上させることができるためである。さらに、後述する選択エッチングにより多孔質Si気体をエッチング除去した単結晶Si薄膜のみを新しい基体に貼り合わせても良い。貼り合わせはそれぞれの表面を洗浄後に室温で接触させるだけでファンデルワールス力で簡単には剥すことができない程十分に密着しているが、これをさらに200～900℃、好ましくは600～900℃の温度で窒素雰囲気下熱処理し完全に貼り合わせる。

【0019】さらに、上記の貼り合わせた2枚の基体全体にSi₃N₄層をエッチング防止膜として堆積し、多孔質Si基体の表面上のSi₃N₄層のみを除去する。このSi₃N₄層の代わりにアピエゾンワックスを用いても良い。この後、多孔質Si基体を全部エッチング等の手段で除去することにより薄膜単結晶Si層を有する半導体基板が得られる。

【0020】この多孔質Si基体のみを無電解湿式エッチングする選択エッチング法について説明する。

【0021】結晶Siに対してはエッチング作用を持たず、多孔質Siのみを選択エッチング可能なエッチング

液としては、弗酸、フッ化アンモニウム(NH₄F)やフッ化水素(HF)等バッファード弗酸、過酸化水素水を加えた弗酸又はバッファード弗酸の混合液、アルコールを加えた弗酸又はバッファード弗酸の混合液、過酸化水素水とアルコールとを加えた弗酸又はバッファード弗酸の混合液が好適に用いられる。これらの溶液に貼り合わせた基板を湿潤させてエッチングを行う。エッチング速度は弗酸、バッファード弗酸、過酸化水素水の溶液濃度及び温度に依存する。過酸化水素水を添加することによって、Siの酸化を増速し、反応速度を無添加に比べて増速することが可能となり、さらに過酸化水素水の比率を変えることにより、その反応速度を制御することができる。またアルコールを添加することにより、エッチングによる反応生成気体の気泡を、瞬時にエッチング表面から攪拌することなく除去でき、均一に且つ効率よく多孔質Siをエッチングすることができる。

【0022】バッファード弗酸中のHF濃度は、エッチング液に対して、好ましくは1～95重量%、より好ましくは1～85重量%、さらに好ましくは1～70重量%の範囲で設定され、バッファード弗酸中のNH₄F濃度は、エッチング液に対して、好ましくは1～95重量%、より好ましくは5～90重量%、さらに好ましくは5～80重量%の範囲で設定される。

【0023】HF濃度は、エッチング液に対して、好ましくは1～95重量%、より好ましくは5～90重量%、さらに好ましくは5～80重量%の範囲で設定される。

【0024】H₂O₂濃度は、エッチング液に対して、好ましくは1～95重量%、より好ましくは5～90重量%、さらに好ましくは10～80重量%で、且つ上記過酸化水素水の効果を奏する範囲で設定される。

【0025】アルコール濃度は、エッチング液に対して、好ましくは80重量%、より好ましくは60重量%以下、さらに好ましくは40重量%以下で、且つ上記アルコールの効果を奏する範囲で設定される。

【0026】温度は、好ましくは0～100℃、より好ましくは5～80℃、さらに好ましくは5～60℃の範囲で設定される。

【0027】本工程に用いられるアルコールはエチルアルコールの他、イソプロピルアルコールなど製造工程等に実用上差し支えなく、さらに上記アルコール添加効果を望むことのできるアルコールを用いることができる。

【0028】このようにして得られた半導体基板は、通常のSiウエハーと同等な単結晶Si層が平坦にしかも均一に薄層化されて基板全域に大面積に形成されている。

【0029】この半導体基板の単結晶Si層を部分酸化法或いは島状にエッチングすることにより分離し、不純物をドーブしてp或いはnチャネルトランジスタを形成する。

【0030】

【実施例】以下、実施例により本発明を詳細に説明する。

【0031】（実施例1）図1は本実施例の液晶表示体の断面図、図2は下基板の上面図である。

【0032】液晶を駆動するための電極が形成されたSiウエハより成るTFT基板（以下、「下基板」という。）と低熱膨張低アルカリガラスより成るカラーフィルター基板（以下、「上基板」という。）に配向処理を施した後、液晶層の厚さとはほぼ同じ径を有する非導電性スペーサー4と導電性スペーサー5を混合したシール剤6を下基板にスクリーン印刷で所定のパターンに形成し、上下基板を貼り合わせ加圧加熱硬化を行いセル組を行った。このうち、上基板のTFTが形成されている表面と反対側に液晶画素部の直下を除いて耐弗酸性ゴムを被覆し、弗酸、酢酸、硝酸の混合液を用いて、絶縁層までSiウエハを部分的に除去し、光透過による透過型液晶画像表示装置を完成させた。

【0033】画素部8には非導電性スペーサーも導電性スペーサーも全く散布されていない。セルギャップは非導電性スペーサー4により決定される。下基板1のシール部には電極パット9部を除きAL製の金属導通接続パット3が設けられている。従って、上下基板の導通は共通透明電極7/導電性スペーサー5/金属導通接続パット3よりなされる。

【0034】画素部8にスペーサーが存在しないため、液晶の配向の乱れ等による白抜けが発生せず、良好な表示品位が得られた。また、シール長の2/3以上に上下接続パット3を設けることで、上基板の表示エリアの周囲から均一に下電極に接続できるため、接続の信頼性が向上する。さらに、上基板の各画素に対応する部分（共通透明電極7）の抵抗が、表示エリアの周囲から均等に接続することによりバラツキが少なくなり表示ムラが発生しなかった。

【0035】尚、上記したSiウエハからなるTFT基板は、上述した多孔質Si使用半導体基板の作製方法を用いて作製した。

【0036】また、上基板2は以下の方法で作製した。

【0037】低熱膨張低アルカリガラス基板にブラックマトリックスとして、まず二酸化クロム膜をスパッタリング法によって形成し、所定のパターンにフォトリソエッチングを施した。次に赤、青、緑の各色のフィルターを顔料分散法にて形成し、トップコート層を設けた後、更にITO層をスパッタリング法によって形成し完成させた。

【0038】（実施例2）図3に示すように上基板2にシール部にもCrからなる金属層10を積層した以外は実施例1と同様にして液晶表示体を作製した。

【0039】上下基板の接続部が金属層10/導電性スペーサー5/金属性導通接続パット3となるため、透明

電極を介する場合に比べ更に接続の信頼性が向上し、表示品位の高い画像が得られた。

【0040】（実施例3）上基板（TFT基板）として石英ガラス上に多結晶シリコンを形成し、多結晶シリコン薄膜に電界効果トランジスタを作製し、接続することにより、相補性素子、及びその集積回路を作製し、液晶画像表示装置に必要な画素切り替え素子、駆動回路を形成した。

【0041】また、下基板として石英ガラス基板にブラックマトリックスとして、まず、二酸化クロム膜をスパッタリング法によって形成し、所定のパターンにフォトリソエッチングを施した。次に赤、青、緑の各色のフィルターを染色法にて形成し、トップコート層を設けた後、更にITO層をスパッタリング法によって形成し完成させた。

【0042】この上下基板を用いて導電性スペーサー5の径を非導電性スペーサー4の径より3%大きくした以外は実施例1と同様にして液晶表示体を作製した。

【0043】導電性スペーサー5の径が大きいため、セル組時に加圧してセルギャップを出すときに、導電性スペーサー5の変形の方が非導電性スペーサー4のそれよりも大きく、上下基板間の接続がより良好となった。

【0044】尚、本実施例に於いては導電性スペーサー5と非導電性スペーサー4の径の差を3%としたが、これは5%以下であれば良い。

【0045】（実施例4）非導電性スペーサーとして硬いシリカスペーサーを用い、導電性スペーサーとして柔らかいプラスチックスペーサーを用いて、スペーサー径を変えた以外は実施例1と同様にして液晶表示体を作製した。

【0046】所定のセルギャップが得られるように非導電性スペーサーの径が選ばれ、導電性スペーサーの径は非導電性スペーサーの径より3%大きくした。セル組時に加圧してセルギャップを出すときに、非導電性スペーサーの径が大きく更に柔らかいため変形が大きく上下間の電気的接続が良好となる。更に、セルギャップは非導電性スペーサーにより正確に形成された。

【0047】尚、本実施例に於いては導電性スペーサー5と非導電性スペーサー4の径の差を3%としたが、これは5%以下であれば良い。

【0048】

【発明の効果】以上説明の様に、本発明によれば画素部にスペーサーが存在しないため、白ヌケが発生しない。また、シール長の2/3以上に上下接続パットを設けることで、表示エリアの周囲から均一に下電極に接続できるため、接続の信頼性向上と上電極（共通透明電極）の低抵抗化が実現でき、表示ムラも発生しない。更に、非導電性スペーサーは導電性スペーサーに比べ安価であるため、表示品位の高い液晶表示体を低コストで得ることができる。

(5)

特開平 5 - 2 4 1 1 8 3

7

8

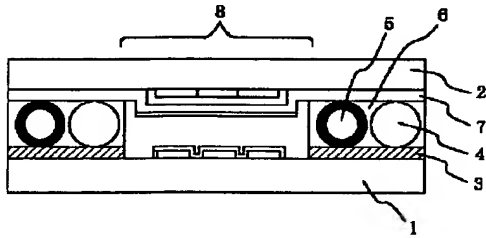
【図面の簡単な説明】

【図 1】 本発明の液晶表示体の断面図。

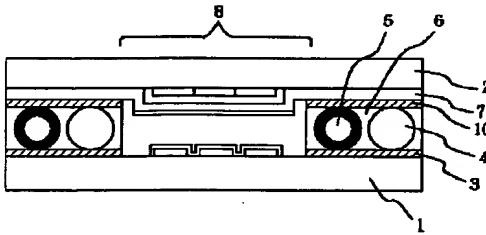
【図 2】 本発明の液晶表示体の下基板の概略上面図

【図 3】 本発明の液晶表示体の断面図。

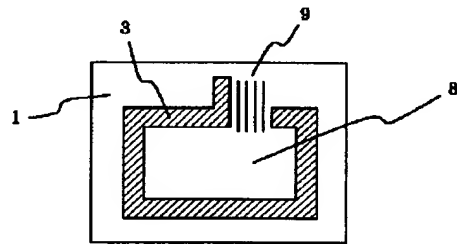
【図 1】



【図 3】



【図 2】



PATENT ABSTRACTS OF JAPAN

(11)Publication number : 05-241183

(43)Date of publication of application : 21.09.1993

(51)Int.Cl.

G02F 1/1345

G02F 1/1339

(21)Application number : 04-072981

(71)Applicant : CANON INC

(22)Date of filing : 26.02.1992

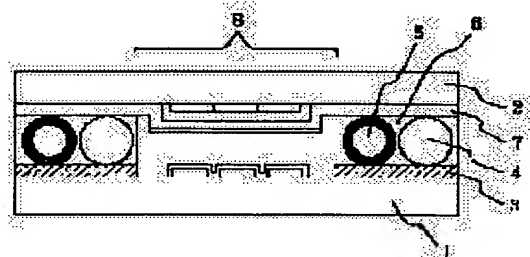
(72)Inventor : FURUSHIMA TERUHIKO

(54) LIQUID CRYSTAL DISPLAY BODY

(57)Abstract:

PURPOSE: To provide a liq. crystal display body not causing whitening, uneven display, etc., and ensuring high display grade.

CONSTITUTION: A liq. crystal layer is held between upper and lower substrates 2, 1 with separate electrodes on the insides and the sealing parts of the substrates 2, 1 are made electric conductive. A metal pad 3 for electric conduction having $\geq 2/3$ of the sealing length is fitted to the sealing part of at least the substrate 1 and electric conductive spacers 5 and electric nonconductive spacers 4 are all owed to exist only between the sealing parts.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

* NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] The liquid crystal display object characterized by to make the seal section into a current carrying part, and to prepare 2/3 or more part for a metal flow of seal length in the seal relevance section of one [at least] substrate in the liquid crystal display object which has a current carrying part for connecting to the electrode on the substrate of another side the electrode on the substrate which has an electrode inside and counters it on both sides of a liquid crystal layer, and one substrate, and for a conductive spacer and a non-conducting spacer to exist only in this seal section.

[Translation done.]

*** NOTICES ***

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.**** shows the word which can not be translated.

3.In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Industrial Application] this invention relates to the liquid crystal display object which has a current carrying part for connecting to the electrode on the substrate of another side the electrode on a liquid crystal display object especially the substrate which has an electrode inside and counters it on both sides of a liquid crystal layer, and one substrate.

[0002]

[Description of the Prior Art] It is easier to prepare a current carrying part in the interior of a liquid crystal object, to connect one substrate to the electrode of another side, and to connect with an external circuit only from one substrate generally, rather than it pulls out an electrode from each two substrates, in case it connects an electrode to an external circuit, although a liquid crystal display object comes to prepare a liquid crystal layer between two substrates which have an electrode inside and counter it.

[0003] As this means, to JP,59-28186,A, the conductive SU **--sir which has a path equivalent to the SU **--sir for cell gap maintenance is mixed to a sealing compound, the flow of a vertical substrate is aimed at, and making the decision of a cell gap by the non-conducting SU **--sir which the display except a current carrying part was made to distribute is indicated.

[0004] However, pixel density became high from the request of a high-definition picture in recent years, that is, by the above-mentioned conventional method, the SU **--sir distributed to the display disturbed the orientation of liquid crystal, white NUKE occurred, and there was a problem of reducing display grace as pixel area became narrow. Furthermore, since only about two electrode putt for external circuit connection could not be found even if it mixes a conductive SU **--sir to a sealing compound, when resistance of a transparent electrode was high, resistance changed with differences in the distance between electrode putt and each pixel, and there was also a problem that display nonuniformity occurred.

[0005]

[Problem(s) to be Solved by the Invention] this invention solves the above-mentioned conventional trouble, and it aims at offering the high liquid crystal display object of display grace which is not generated [nonuniformity / display / white NUKE,].

[0006]

[Means for Solving the Problem] Namely, this invention is set on the liquid crystal display object which has a current carrying part for connecting to the electrode on the substrate of another side the electrode on the substrate which has an electrode inside and counters it on both sides of a liquid crystal layer, and one substrate. It is the liquid crystal display object characterized by making the seal section into a current carrying part, and preparing 2/3 or more putt for a metal flow of seal length in the seal relevance section of one [at least] substrate, and a conductive spacer and a non-conducting spacer existing only in this seal section.

[0007] The semiconductor substrate which has the single crystal Si layer manufactured by the method which is shown below in addition to the usually used substrate can be used for the liquid crystal display object of this invention. And a liquid crystal device, a liquid crystal drive circuit, and other circumference drive circuits can be simultaneously created on the same substrate.

Hereafter, it explains per the method. (It is hereafter called "the production method of a porosity Si use semiconductor substrate".)

The single crystal Si layer of a semiconductor substrate forms a single crystal Si base using the porosity-ized porosity Si base.

[0008] According to observation by the transmission electron microscope, although the hole of the path of about about 600Å of averages is formed and the density becomes below a half compared with a single crystal Si, the single crystal nature is maintained by this porosity Si base, and it is also possible to it to grow a single crystal Si layer epitaxially to the upper part of a porous layer. However, above 1000 degrees C, the rearrangement of an internal hole happens and the property of accelerating etching is spoiled. For this reason, low-temperature growth of a molecular-beam epitaxial grown method, a plasma CVD method, heat CVD, optical CVD, a bias sputter, a liquid crystal grown method, etc. is made suitable at epitaxial growth of Si layer.

[0009] After porosity-izing P type Si here, how to grow a single crystal layer epitaxially is explained.

[0010] First, Si single crystal base is prepared and it is porosity-ized by the anodization method using HF solution. the density of a single crystal Si — 2.33 g/cm³ it is — although — the density of a porosity Si base changes HF solution concentration to 20 – 50% of the weight — 0.6 – 1.1 g/cm³ It can be made to change. This porous layer tends to be formed in a P type Si base of the following reason.

[0011] Porosity Si is discovered in the research process of electrolytic polishing of a semiconductor, in the lytic reaction of Si in anodization, an electron hole is required for the anodic reaction of Si in HF solution, and the reaction is shown as follows.

[0012]

$\text{Si} + 2\text{HF} + (2-n) \text{e}^+ \rightarrow \text{SiF}_2 + 2\text{H}^+ + n\text{e}^-$
 $\text{SiF}_2 + 2 \text{HF} \rightarrow \text{SiF}_4 + \text{H}_2$
 $\text{SiF}_4 + 2 \text{HF} \rightarrow \text{H}_2 \text{SiF}_6$ or $\text{Si} + 4\text{HF} + (4-\lambda) \text{e}^+ \rightarrow \text{SiF}_4 + 4\text{H}^+ + \lambda \text{e}^-$
 $\text{SiF}_4 + 2 \text{HF} \rightarrow \text{H}_2 \text{SiF}_6$ — here — e^+ And e^- The electron hole and the electron are expressed, respectively. Moreover, n and lambda are the number of electron holes required in order that Si1 atom may dissolve, respectively, and when $n > 2$ or the conditions which become $\lambda > 4$ are fulfilled, they suppose that Porosity Si is formed.

[0013] It can be said that P type Si in which an electron hole exists [porosity-] easy to be seized from the above thing.

[0014] on the other hand — high concentration N type Si — porosity — porosity-ization can be performed, without [which gets down, therefore is not scrupulous according to P type and N type] reporting being-izing and getting

[0015] Moreover, since a lot of [a porous layer] openings to the interior are formed, density decreases below in a half. Consequently, since a surface area increases by leaps and bounds compared with volume, compared with the etch rate of the usual single crystal layer, it accelerates the chemical etching speed remarkably.

[0016] The conditions which porosity-ize a single crystal Si by anodization are shown below. In addition, the start material of the porosity Si formed by anodization is not limited to a single crystal Si, and Si of other crystal structures is also possible for it.

[0017] Applied voltage: 2.6 (V)

Current density: 30 (mA-cm⁻²)

Anodization solution: HF:H₂O:C₂H₅OH= 1:1:1 hours: 2.4 (time)

Thickness of Porosity Si: 300 (micrometer)

Porosity: 56(%)

Thus, on the formed porosity-ized Si base, Si is grown epitaxially and a single crystal Si thin film is formed. 50 micrometers or less of thickness of a single crystal Si thin film are 20 micrometers or less still more preferably.

[0018] Next, after oxidizing the above-mentioned single crystal Si thin film front face, the base which will finally constitute a substrate is prepared and the oxide film and the above-mentioned base of a single crystal Si front face are stuck. Or after oxidizing the front face of the newly prepared single crystal Si base, it sticks with the single crystal Si layer on the above-mentioned porosity Si base. When glass is used for the reason for preparing this oxide film between a base and a single crystal Si layer as a base, since the direction of an oxide-film interface can make

level low compared with the above-mentioned glass interface, the interface level generated according to the ground interface of Si barrier layer is because the property of an electron device can be raised remarkably. Furthermore, you may stick only the single crystal Si thin film which carried out etching removal of the porosity Si gas by the selective etching mentioned later on a new base. Lamination is a fan only at making it contact at a room temperature, after washing each front face. Dell Although it has fully stuck so that it cannot remove easily by the WARUSU force, further 200-900 degrees C, preferably, at the temperature of 600-900 degrees C, nitrogen-gas-atmosphere mind defervescence processing is carried out, and this is stuck completely.

[0019] Furthermore, it is Si 3N4 to the whole base of two sheets which the above stuck. A layer is deposited as an etching prevention film and it is Si 3N4 on the front face of a porosity Si base. Only a layer is removed. This Si 3N4 You may use the Apiezon wax instead of a layer. Then, the semiconductor substrate which has a single-crystal-thin-film Si layer is obtained by all removing a porosity Si base with meanses, such as etching.

[0020] Lessons is taken only for this porosity Si base from the selective-etching method which carries out non-electrolyzed wet etching, and it is explained.

[0021] To Crystal Si, it does not have an etching operation, but the mixed liquor of the fluoric acid which added the mixed liquor of the fluoric acid which added the mixed liquor of the fluoric acid which added buffered fluoric acid, such as fluoric acid, an ammonium fluoride (NH_4F), and hydrogen fluoride (HF), and hydrogen peroxide solution for Porosity Si as an etching reagent in which selective etching is possible, or buffered fluoric acid, and alcohol, or buffered fluoric acid, hydrogen peroxide solution, and alcohol, or buffered fluoric acid is used suitably. It etches by carrying out humidity of the substrate stuck on these solutions. An etch rate is dependent on the solution concentration and temperature of fluoric acid, buffered fluoric acid, and hydrogen peroxide solution. By adding hydrogen peroxide solution, it becomes possible to accelerate oxidization of Si and to accelerate a reaction rate compared with additive-free, and the reaction rate can be controlled by changing the ratio of hydrogen peroxide solution further. Moreover, by adding alcohol, the foam of the reaction generation gas by etching can be removed without stirring from an etching front face in an instant, and Porosity Si can be *****ed uniformly and efficiently.

[0022] HF concentration in buffered fluoric acid is more preferably set up in 1 - 70% of the weight of the range still more preferably one to 85% of the weight one to 95% of the weight to an etching reagent, and the NH_4F concentration in buffered fluoric acid is more preferably set up in 5 - 80% of the weight of the range still more preferably five to 90% of the weight one to 95% of the weight to an etching reagent.

[0023] HF concentration is more preferably set up in 5 - 80% of the weight of the range still more preferably five to 90% of the weight one to 95% of the weight to an etching reagent.

[0024] H_2O_2 Concentration is preferably set up five to 90% of the weight one to 95% of the weight to an etching reagent in the range which is 10 - 80 % of the weight still more preferably, and does so the effect of the above-mentioned hydrogen peroxide solution.

[0025] Alcoholic concentration is preferably set up 60 or less % of the weight 80% of the weight to an etching reagent in the range which is 40 or less % of the weight still more preferably, and does the effect of the above-mentioned alcohol so.

[0026] 0-100 degrees C of 5-80 degrees C of temperature are more preferably set up in 5-60 degrees C still more preferably.

[0027] Manufacturing processes, such as isopropyl alcohol besides ethyl alcohol, etc. cannot be practically hindered by the alcohol used for this process, and it can use the alcohol which can desire the alcoholic above-mentioned addition effect further.

[0028] Thus, lamination of the single crystal Si layer equivalent to the usual Si wafer is carried out evenly and uniformly, and the obtained semiconductor substrate is formed in the large area throughout the substrate.

[0029] The single crystal Si layer of this semiconductor substrate is separated by *****ing a partial oxidation method or in the shape of an island, an impurity is doped, and p or an n channel transistor is formed.

[0030]

[Example] Hereafter, an example explains this invention in detail.

[0031] (Example 1) Drawing 1 is the cross section of the liquid crystal display object of this example, and drawing 2 is the plan of a lower substrate.

[0032] The TFT substrate which consists of Si wafer with which the electrode for driving liquid crystal was formed (It is hereafter called a "bottom substrate".) The light-filter substrate which consists of low-thermal expansion low alkali glass (it is hereafter called a "top substrate".) After performing orientation processing, the sealing compound 6 which mixed the non-conducting spacer 4 which has the almost same path as liquid crystal layer thickness, and the conductive spacer 5 was formed in the pattern predetermined by screen-stencil at the lower substrate, lamination pressurization heat hardening was performed for the vertical substrate, and the cell group was performed. After this, fluorine acid-proof nature rubber was covered except for directly under [of the liquid crystal pixel section] to the front face and opposite side in which TFT of an upper substrate is formed, Si wafer was partially removed to the insulating layer using the mixed liquor of fluorine acid, an acetic acid, and a nitric acid, and the penetrated type liquid crystal image display equipment by the light transmission was completed.

[0033] A non-conducting spacer or conductivity spacer is not sprinkled at all by the pixel section 8, either. A cell gap is determined by the non-conducting spacer 4. Except for the electrode putt 9 section, the metal conductive connection putt 3 made from AL is formed in the seal section of the lower substrate 1. Therefore, the flow of a vertical substrate is made from the 7/conductivity spacer 5 of common transparent electrodes/the metal flow connection putt 3.

[0034] Since a spacer did not exist in the pixel section 8, the white omission by disorder of the orientation of liquid crystal etc. did not occur, but good display grace was obtained. Moreover, since it is connectable with a lower electrode from the circumference of the display area of an upper substrate at homogeneity by forming the vertical connection putt 3 or more [of seal length] in 2/3, the reliability of connection improves. Furthermore, when resistance of the portion (common transparent electrode 7) corresponding to each pixel of an upper substrate connected equally from the circumference of display area, variation decreased and display nonuniformity did not occur.

[0035] In addition, the TFT substrate which consists of the above-mentioned Si wafer was produced using the production method of the porosity Si use semiconductor substrate mentioned above.

[0036] Moreover, the upper substrate 2 was produced by the following methods.

[0037] As a black matrix, the chromium-dioxide film was first formed by the sputtering method, and photo etching was performed to the low thermal-expansion low alkali glass substrate at the predetermined pattern. Next, after forming red, blue, and the filter of each green color by the pigment-content powder method and preparing a topcoat layer, the ITO layer was further formed and completed by the sputtering method.

[0038] (Example 2) As shown in drawing 3, the liquid crystal display object was produced like the example 1 to the upper substrate 2 except having carried out the laminating of the metal layer 10 which consists of Cr also to the seal section.

[0039] Since the connection of a vertical substrate served as the 10/conductivity SU **-sir 5 of metal layers/the metallicity flow connection putt 3, compared with the case where a transparent electrode is minded, the reliability of connection improved further, and the high picture of display grace was acquired.

[0040] (Example 3) By forming polycrystal silicon on quartz glass as an upper substrate (TFT substrate), producing a field-effect transistor to a polycrystal silicon thin film, and connecting with it, a complementarity element and its integrated circuit were produced, and the pixel change element required for liquid crystal image display equipment and the drive circuit were formed.

[0041] Moreover, as a lower substrate, as a black matrix, the chromium-dioxide film was formed by the sputtering method, and photo etching was first performed to the quartz-glass substrate at the predetermined pattern. Next, after forming red, blue, and the filter of each green color in a staining technique and preparing a topcoat layer, the ITO layer was further formed and

completed by the sputtering method.

[0042] The liquid crystal display object was produced like the example 1 except having made the path of the conductive spacer 5 larger 3% than the path of the non-conducting spacer 4 using the bottom substrate of besides.

[0043] Since the path of the conductive spacer 5 is large, when pressurizing at the time of a cell group and taking out a cell gap, the deformation of the conductive spacer 5 was larger than that of the non-conducting spacer 4, and the connection between vertical substrates became better.

[0044] In addition, although the difference of the path of the conductive spacer 5 and the non-conducting spacer 4 was made into 3% in this example, this should just be 5% or less.

[0045] (Example 4) The liquid crystal display object was produced like the example 1 using the plastics spacer soft as a conductive spacer except having changed the diameter of a spacer, using a stiff silica spacer as a non-conducting spacer.

[0046] The path of a non-conducting spacer was chosen so that a predetermined cell gap might be obtained, and the path of a conductive spacer was enlarged 3% from the path of a non-conducting spacer. When pressurizing at the time of a cell group and taking out a cell gap, since the path of a non-conducting spacer is large still softer, deformation becomes it is large and good [the electrical installation during the upper and lower sides]. Furthermore, the cell gap was correctly formed by the non-conducting spacer.

[0047] In addition, although the difference of the path of the conductive spacer 5 and the non-conducting spacer 4 was made into 3% in this example, this should just be 5% or less.

[0048]

[Effect of the Invention] Above, like explanation, since a SU **-sir does not exist in the pixel section according to this invention, white NUKE does not occur. Moreover, by preparing vertical connection putt or more [of seal length] in 2/3, since it is connectable with a lower electrode from the circumference of display area at homogeneity, low resistance-ization of the improvement in reliability of connection and an upper electrode (common transparent electrode) can be realized, and display nonuniformity is not generated, either. Furthermore, since it is cheap compared with a conductive SU **-sir, a non-conducting SU **-sir can acquire the high liquid crystal display object of display grace by the low cost.

[Translation done.]

*** NOTICES ***

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.**** shows the word which can not be translated.

3.In the drawings, any words are not translated.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] The cross section of the liquid crystal display object of this invention.

[Drawing 2] The outline plan of the lower substrate of the liquid crystal display object of this invention

[Drawing 3] The cross section of the liquid crystal display object of this invention.

[Translation done.]